

集成电路测试技术中的常见问题分析与解决

李志远

沈阳地铁集团有限公司 辽宁 沈阳 110000

【摘要】：集成电路测试属于半导体产业生产制造的最后环节，是检验芯片性能好坏、剔除不良产品的关键步骤，也是保证终端设备正常工作的必要工序。伴随着集成电路工艺制程不断更新，芯片的集成度、运行频率以及功能复杂度都得到大幅度提高，在测试过程中很容易出现参数漂移、时序失效、功耗异常、测试误判等各种问题，直接导致芯片良率下降、生产效率降低、产品可靠性降低。本文以规模化集成电路量产测试为背景，对测试流程中常见的共性问题进行梳理，结合实测数据分析问题产生的主要原因，从硬件校准、程序优化、环境控制、工艺匹配四个方面给出相应的解决和优化措施，并通过工程案例来检验方案的可行性和有效性，为提高集成电路测试精度、降低测试异常率、改善量产测试体系提供技术支持。

【关键词】：集成电路；测试技术；参数异常；时序失效；测试优化

DOI:10.12417/2705-0998.26.12.019

1 引言

半导体产业是信息技术产业的根基支撑，集成电路是电子产品的关键载体，被广泛地应用到消费电子、人工智能、工业控制、航空航天等众多领域当中。集成电路全产业链的测试环节包含晶圆测试、成品测试、可靠性测试等各个环节，是芯片产品品质控制和质量保证的关键环节，在选择工艺缺陷、检测设计性能、查找隐性故障方面起着至关重要的作用，测试结果是否准确可靠将直接影响到芯片产品的市场品质和应用安全性。因此本文结合多年集成电路测试工程实践，汇总量产测试中出现的典型问题，用实测数据对问题的影响机制进行量化分析，提出标准化、可落地的解决和优化方案，帮助企业提高集成电路测试质量以及量产控制水平。

2 集成电路测试常见问题及成因分析

2.1 测试参数漂移异常

参数漂移是集成电路量产测试中出现的最频繁的问题，主要是同一批次的芯片测试参数离散度大，部分样品的参数超过标准阈值，复测后参数出现波动，没有固定的故障规律。该问题经常出现在直流参数及低频交流参数的测试过程中，工作电压偏移、输出驱动电流不够、引脚漏电流过大、基准电压漂移等都会出现。

经过故障溯源分析可知参数漂移原因有三种。第一类是测试硬件系统误差，自动化测试设备长时间使用后，内部计量模块的精度会逐渐下降，测试探针、测试插座等部分也会出现磨损氧化，造成接触电阻不稳定，进而影响到测试回路的电学特性，造成参数测量偏差。第二类是测试环境干扰，测试车间温湿度变化、电磁辐射干扰会干扰芯片的工作状态，温度上升会使半导体器件漏电流增大，电磁干扰会引起瞬时参数波动。第三类是芯片工艺制程偏差，晶圆制造过程中薄膜厚度、掺杂浓度的微小偏差，会造成单颗芯片电学性能存在固有的差异，超出测试容错范围就会出现参数异常。

2.2 时序测试失效问题

时序失效属于高速集成电路测试的典型疑难问题，它会表现出芯片高频功能测试不通过、时序建立保持时间不合格、时钟信号和数据信号同步失灵等状况。7nm 到 28nm 的先进制程芯片测试时，此问题的发生几率明显增大，也是造成高频芯片量产良率低下的主要原因。在实际的测试中发现一些芯片在低频工况下通过了测试，但是当测试频率升高到一定程度时就会出现时序上出现错误的情况，隐藏性很高。

2.3 测试功耗异常问题

功耗异常分为静态功耗异常和动态功耗异常两种，静态功耗异常是指芯片在无负载工作状态下功耗超过正常值，主要是由于电路漏电、芯片内部短路缺陷引起的。动态功耗异常指的是芯片在功能运转期间，功耗的变动幅度较大，并且出现瞬时功耗超出正常范围的情况，这种状况多出现在对高频运算以及大量逻辑翻转实施测试的时候。功耗异常会造成芯片测试报废，还会造成芯片工作发热严重，影响终端设备的运行稳定性。

2.4 测试误判与稳定性不足问题

测试误判和稳定性不够属于系统性的测试异常，主要是指偶发的测试失败、同一个样品多次复测结果不一样、小范围芯片集群性测试异常。该问题没有明显的故障特征，排查难度大，容易造成良品误报废、不良品流入终端市场，大大增加生产成本和质量风险。此类问题的诱因主要是系统性的干扰，一是测试设备校准滞后，长时间没有校准的测试设备会存在系统漂移，测量精度不稳定，不能准确地区分芯片性能漂移和设备测量漂移。二是由于测试接触不良造成探针接触压力不均匀、插座引脚氧化、封装引脚变形，从而产生间歇性的接触失效，造成时好时坏的测试结果。第三种情况就是测试程序中存在缺陷，程序的循环冗余操作、测试流程逻辑上的漏洞以及参数判定的阈值设置不合理都会造成假性测试失效。四是环境变量的动态干扰，车间温湿度实时变化、设备散热不稳定、周围设备

的电磁干扰等都会造成测试系统的稳定性下降,出现偶然误判。

3 针对性解决策略与优化方案

3.1 参数漂移异常优化解决方案

对测试参数漂移问题进行分析,创建起硬件定期校准、接触系统维护、环境精准控制、数据修正补偿的四个方面的改善体系,从而有效地减少参数波动误差。首先建立测试设备分级校准制度,高精度参数测试设备每月做一次专项校准,常规测试设备每季度做一次整机校准,及时修正设备计量模块精度衰减问题,消除设备系统漂移误差。另外还要建立设备校准台账,记载校准数据、偏差范围及修正参数,从而达到对设备精度进行可追溯控制的目的。

其次加强测试接触系统的管控,定期更换磨损或者氧化的测试探针和测试插座,按照芯片封装规格选择最佳的探针压力和接触间距,统一测试接触参数,防止接触电阻不稳定造成参数偏差。对批量测试场景来说,每测试5万颗芯片之后就做一次接触系统的清洁维护工作,去除探针、引脚表面的灰尘、氧化层,保证接触的稳定性。

3.2 时序测试失效优化解决方案

根据高速时序测试失效的问题,从测试程序适配、硬件链路优化、测试性设计优化这三个方面开展整改优化工作,以解决高频时序失效、信号同步偏差等各方面的的问题。首先要对测试程序时序进行优化,根据芯片的额定工作频率来设定合适的测试时钟抖动阈值和时序建立保持裕度,使之适合芯片高频工作特点。精简冗余测试向量,改善向量切换时序,削减电路瞬时翻转造成的信号波动,加强时序测试稳定度。同时用分段时序测试模式对高频时序参数做多档位梯度测试,准确找到隐性时序故障。

其次对高频测试板卡进行阻抗匹配调试,减少高频信号走线长度,减小信号传输损耗和相位偏移。在测试回路中加入滤波、稳压模块来抑制电源跌落、地弹噪声等造成的时序干扰,保证高频信号的传输完整。对于扫描链测试场景,改变扫描测试时序调度方式,分散电路翻转峰值,减小瞬时功耗对时序测试的影响。

最后进行测试性优化,针对量产中高频出现的时序失效点位,对芯片内部扫描链进行优化,使各个单元电路的时序延迟趋于平均,提高芯片的时序裕度。在芯片设计阶段加入时序容错设计,根据量产测试数据对时序设计参数进行调整,从源头上降低时序失效概率。

3.3 功耗异常问题优化解决方案

根据静态和动态功耗异常不同的故障机理,制定出不同的整改方案,区分假性功耗异常和芯片本体功耗故障,准确找到

功耗测试异常的原因。针对假性功耗超标,对测试向量进行优化设计,去掉无效的逻辑翻转向量,用低功耗测试向量生成算法减少测试过程中电路冗余翻转,降低测试模式下瞬时功耗峰值。优化测试调度机制,用分时分区测试的方式,防止大规模电路同步翻转造成的功耗过高。

对于由于设备或者环境导致的功耗异常,加强测试供电系统的控制,采用低纹波稳压电源,保持稳定的测试供电电压,减小供电波动造成的功耗测试误差。定期检测测试回路接地状况,排除由于接地不良造成的电流波动,改善动态功耗测试的稳定性。另外,在不同的结温下做功耗扫描测试,结合热仿真数据来改进测试散热方案,防止由于温度漂移造成的功耗参数偏差。

3.4 测试误判与稳定性优化解决方案

就系统性测试不稳定、偶发误判的问题创建全流程标准化管控体系,从设备、程序、接触、环境这四个方面消除不稳定干扰。完善设备运维体系,除了定期校准外,还应建立健全设备常态化点检制度,每天开机做精度自检、回路自检,及时发现设备隐性故障。创建设备异常预警系统,利用监测测试数据的方差、参数漂移趋势来提前预估设备性能衰减的问题。

其次,对测试程序进行结构上的简化,去除重复的循环操作,整理出测试流程中的逻辑漏洞,对参数判定的阈值进行调整,根据工艺波动范围来设定合理的容错区间,防止因为阈值过高造成良品误判。增加复测筛选机制,对首次测试出现异常的芯片做三次复测校验,用多次测试数据均值来判断结果,排除偶发干扰造成的误判。

最后规范测试操作和环境控制,统一芯片的放置姿态、测试的操作程序,消除人为操作的偏差。加强车间环境动态调节,及时对温湿度、电磁环境等变化进行监测并加以补偿,使每一个测试环境保持一致。对小范围的集群异常进行区域故障溯源,查找对应工位设备、探针、板卡的异常问题,做到精准整改。

4 工程应用效果验证

4.1 整体测试异常管控效果分析

整套优化体系落地实施之后,量产测试整体异常问题得到系统性的控制,测试系统的稳定性以及数据的真实性明显提高。优化前后核心量化指标有较大差别,具体数据见下表。根据全域数据统计可知,项目优化前测试异常率为8.92%,各方面的测试问题叠加在一起造成批次测试不稳定、不良品筛选准确率低。经过优化的测试异常率为2.15%,比原来的测试异常率降低了6.77个百分点,总体测试异常得到控制的效果比较明显。

表1 整体测试异常管控效果

核心指标	优化前	优化后
整体测试异常率	8.92%	2.15%
参数漂移异常率	3.77%	0.91%
时序测试失效异常率	2.56%	0.62%
功耗异常率	1.45%	0.43%
测试误判率	1.14%	0.19%
产品量产良率	91.08%	97.85%
单颗芯片测试耗时	12.6s	10.2s

4.2 各类典型测试问题优化效果分项验证

4.2.1 参数漂移异常优化效果

对于参数漂移占比最高的行业痛点，采用设备分级校准、接触系统常态化的维护、温湿度的精确控制、温度参数补偿算法等多种方式共同发挥作用来达到参数漂移异常问题得到很大改善的目的。优化前的参数漂移异常率是 3.77%，主要是由于批次芯片电压电流参数的离散度大、复测数据不一致、漏电流参数经常超差造成的。优化后的参数漂移异常率从原来的 0.91%降低到现在的 0.9%，大大降低了。设备系统精度漂移得到纠正，探针和插座接触稳定度明显改善，环境温度造成的参数误差经由算法即时补偿，测试参数的重复性和一致性全都符合要求，很好地解决了量产时参数误判、批次良率不稳定的问题。

4.2.2 时序测试失效优化效果

依靠测试程序时序适应性改善，高频硬件链路阻抗配合，

扫描链布线改良方案，高速芯片时序失灵状况得到彻底消除。优化前时序测试的失效异常率是 2.56%，高频工况下时钟同步失效、时序建立保持时间不合格、功能报错等经常出现，成了造成高端芯片良率下降的主要因素。优化后的时序失效异常率由原来的 0.62%降低到 0.18%，高频信号传输的完整性提高了很多，电源跌落、地弹噪声等造成的时序干扰被很好地抑制住了，时序裕度的匹配性得到明显改善，隐性时序故障的识别精度提高，杜绝了假性时序失效误判，又能准确地找到有时序缺陷的不良芯片。

4.2.3 功耗异常优化效果

通过对测试向量结构进行优化、对测试调度方式加以革新、对测试供电系统予以稳定、对漏电故障进行精准溯源，从而使得芯片功耗测试异常问题得到有效的控制。优化前功耗异常率 1.45%，静态漏电超标、动态功耗波动、瞬时峰值超限等问题较多，部分假性功耗异常造成优质芯片报废。优化后的功耗异常率由原来的 0.43%降低到 0，测试过程中由于电路无效翻转造成的假性功耗超标问题基本消失，供电纹波和接地不良造成的功耗波动问题得到彻底解决，可以准确区分出工艺漏电缺陷和测试环境异常，功耗测试的精确度和稳定性明显提高。

5 结论

随着集成电路工艺制程不断升级，芯片的功能、架构、工况环境越来越复杂，高频、高压、宽温域测试场景也会越来越多，测试过程中出现的新异常问题也会越来越多。之后可以使用人工智能、大数据分析技术创建测试数据智能分析平台，对于测试异常问题实施实时预警、自动溯源、智能修正，进而改善测试体系的智能化水平和标准化程度。持续推进测试性设计同量产测试的协同改进，从设计、制造、测试全流程控制测试异常，全方位提高集成电路产品的可靠性和品质，促进半导体产业高质量发展。

参考文献：

- [1] 黄亮,潘成亮,张连生,等.面向半导体制造产业需求的集成电路测试课程改革探索与创新实践[J].高教学刊,2026,12(5):42-45+49.
- [2] 吴泽炎,杨丹萍.集成电路测试技术教学的研究与实践[J].家电维修,2025,(9):30-33.
- [3] 王运运,朱雪恒,刘磊.我国集成电路测试现状、挑战及应对策略[J].电脑知识与技术,2025,21(11):79-81.
- [4] 鲁芬.基于电路分块的超大规模集成电路测试技术研究[J].科学技术创新,2023,(27):33-36.