

一种紧凑型低损耗的波导滤波器及双工器的研制

邹 明

湖南华菱线缆股份有限公司 湖南 湘潭 411104

【摘要】：提出一种波导短路枝节滤波器，以及应用这种滤波器的波导双工器设计方案。此种滤波器能够以最少的级数实现较高的频率选择性目的，能在较短的长度下设计出陡峭的边带和较高的带外抑制。此外，和同样具有较短长度的谐振窗滤波器相比，这种滤波器的损耗更低，具有明显的优势。已经把此种滤波器应用到了波导双工器的设计中，测试结果表明，即使在不镀银的情况下，其插损仍可能优于镀银的谐振窗式双工器。

【关键词】：滤波器；波导双工器；带外抑制；导体损耗

DOI:10.12417/2705-0998.25.15.003

1 引言

我们在工作中经常遇到对滤波器或双工器有严格尺寸限定的情况，这时候常用的那些例如电感膜片滤波器（图 1.1(a)）、电感销钉滤波器（图 1.1(b)）或者 E 面波导滤波器（图 1.1(c)）等设计方案由于长度过长，往往难以满足要求。

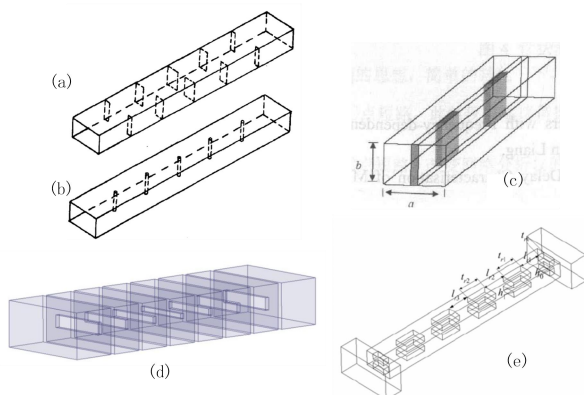


图 1.1 各种形式的波导滤波器

(a) 电感膜片滤波器 (b) 电感销钉滤波器 (c) E 面波导滤波器 (d) 谐振窗式滤波器 (e) 脊波导滤波器

一种解决方案是采用谐振窗式滤波器（图 1.1(d)）的设计方案，可以在很短的长度下达到足够的带外抑制指标，加工也很方便，且不需要调试；另一种方案是采用脊波导滤波器（图 1.1(e)）的设计方案，同样结构紧凑且指标良好。但实践中我们发现，脊波导滤波器的功率容量不够大，因为波导实际允许通过的功率必须留有很大的安全系数，一般会取理论值的 25%~30%，脊波导滤波器难以满足这种安全系数的规定；而谐振窗式滤波器的损耗和常见的电感膜片滤波器相比明显偏大，通常需要镀银才能达到与之相当的插损水平，显然增加了加工成本。

本文提出一种紧凑型波导带通滤波器即短路枝节滤波器（图 1.2(a)），具备图 1.1 中电感膜片滤波器的低损耗和高功率容量的优点，但长度上几乎是它的一半，加工方便，不需要调试，且已应用在波导双工器（图 1.2(b)）的设计中，取

得了很好的效果。

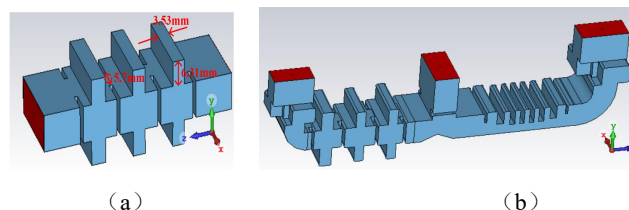


图 1.2 (a) 短路枝节滤波器 (b) 应用短路枝节滤波器的双工器

2 短路枝节滤波器的设计原理

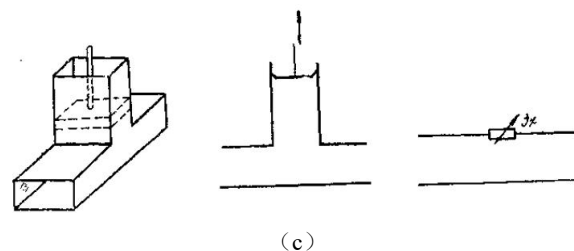
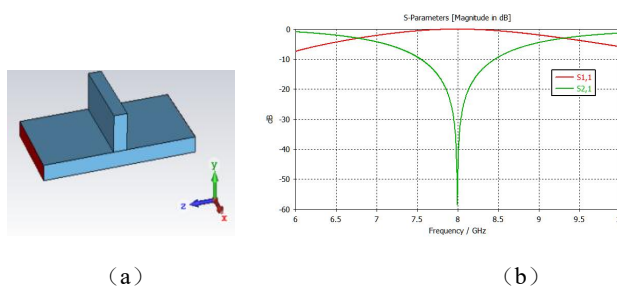


图 2.1(a) 波导 E 面加载短路枝节 (b) 波导 E 面加载短路枝节的 CST 仿真结果 (c) 波导串联短路活塞及其等效电路

短路枝节滤波器是在电感膜片滤波器（图 1.1(a)）的基础上演变而来的。对于 ku 发射频段（13.75GHz~14.5GHz）的滤波器来说，如果要求接收频段（10.7GHz~12.75GHz）的带外抑制达到 60dB，则一般需要 6~7 节的波导谐振腔，这时滤波器的长度大约 70~80mm，如果要将滤波器的长度减半，例如将波导谐振腔减少到 3 节，则带外抑制远远达不到指标要求，同时驻波也很差。

若在主波导上连接一段终端短路的波导传输线，如图 2.1

(a)，即在波导 E 面上增添短路枝节相当于在主线上串联一个电抗，如图 2.1 (c)，当短路枝节的长度约等于 $1/4$ 波长时，串联电抗无穷大，短路枝节处相当于开路，此时主波导的传输系数 S_{21} 上将产生一个零点，信号无法通过，如图 2.1 (b) 所示。

因此可以将短路枝节添加到电感膜片滤波器的各节谐振腔的中间，并通过调整它们的尺寸，使之在需要的频点上产生零点，从而提高滤波器的带外抑制指标。

3 短路枝节滤波器的改进设计

文献^[3]中短路枝节滤波器的设计方案如图 3.1 所示。它采用了六节波导谐振腔，之间用电感膜片耦合，每个腔的一侧设置有波导枝节。优化后的驻波仿真值大约 -20dB，带外抑制约 -70dB，对于这样长度的滤波器来说不算优秀。

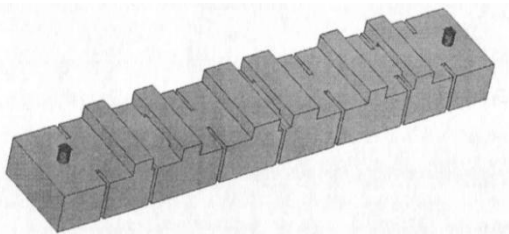


图 3.1 文献中短路枝节滤波器的设计方案

笔者在设计优化的过程中发现如图 3.1 中如果短路枝节的 b 边宽度与主波导的 b 边宽度差不多时，滤波器的指标有显著提升。对于接口要求为 BJ120 的标准波导情况下，主波导的 b 边为 9.525mm，而 ku 频段的半个波长大约为 12mm 上下，如果再在各节波导谐振腔的一侧增加 b 边为 9.525mm 的短路枝节，很明显短路枝节将占满整个谐振腔的区域，大大背离了滤波器的等效电路模型，无法优化到理想的指标。

为了避免上述情况，本文将常规的单侧枝节改成了双侧枝节，即短路枝节对称地位于主波导两侧，如图 1.2 (a) 所示。这样支节的 b 边宽度可以减小一半，即 $9.525/2=4.76\text{mm}$ ，有利于后续的滤波器优化。

另一方面，本文将波导谐振腔的节数缩小到 3 节，使得整个滤波器的长度显著缩短。这时候还需要达到一定的带外抑制指标，则需要通过不断优化上面的短路枝节的尺寸和位置来实现。

由于结构尺寸参数过多，可以采用 MICIAN 软件进行辅助优化。

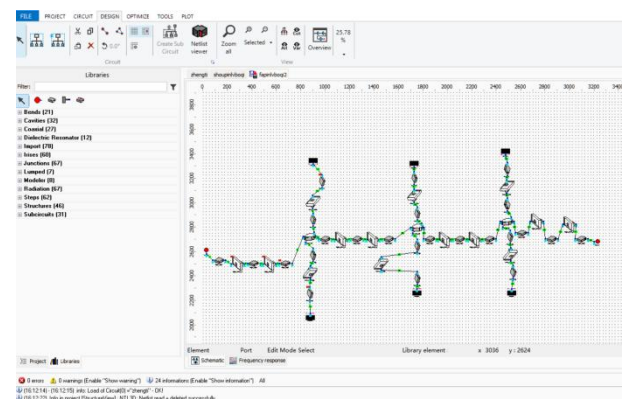


图 3.2 采用 MICIAN 软件对短路枝节滤波器进行建模和优化

图 3.2 是在 MICIAN 软件中对图 1.2 (a) 进行的建模，可以看出电路元件非常多，每一个都需要单独设置所有参数，建模工作非常繁琐且容易出错。可以采用编程的方式生成代码，在 MICIAN 的 Macro 编辑器中运行代码即可完成建模，工作效率远远高于手工建模。

5 短路枝节滤波器及双工器的仿真及测试结果

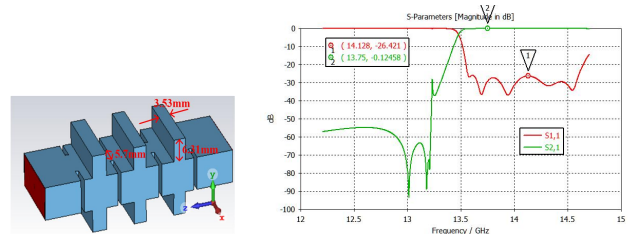


图 5.1 短路枝节滤波器的驻波 (S1,1) 和插损 (S2,1) 仿真结果

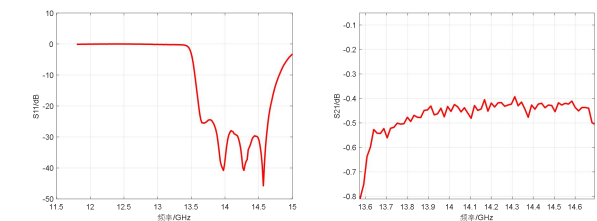


图 5.2 短路枝节滤波器的驻波 (S1,1) 和插损 (S2,1) 矢网测试结果

由图 5.1、5.2 显示的短路枝节滤波器仿真和测试结果可以看出，滤波器的仿真驻波小 -26dB，测试驻波小于 -25dB；仿真中的背景材料设置的是金属铝，软件得到的损耗最大为 0.13dB，实验测试中读取的插损值最差为 0.5dB，减去所用工装的插损大约 0.3dB，器件的净插损大约 0.2dB。驻波和插损都吻合得不错。

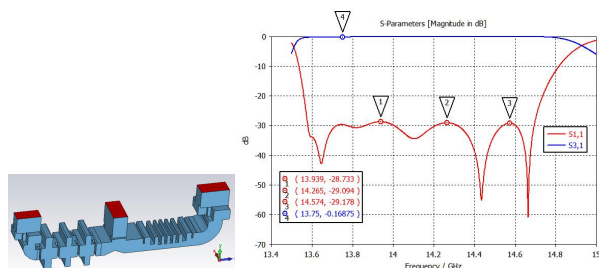


图 5.3 波导双工器的驻波 (S1,1) 和插损 (S3,1) (发射频段) 仿真结果

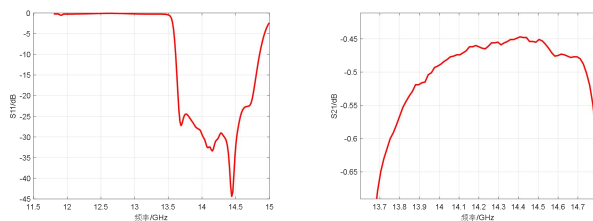


图 5.4 波导双工器的驻波 (S11) 和插损 (S21) (发射频段) 测试结果

由图 5.3、5.4 显示的是采用短路枝节滤波器的波导双工器的仿真和测试结果。可以看出, 双工器发频上的仿真驻波小于

-28dB, 测试驻波小于-25dB; 仿真中的背景材料设置的是金属铝, 软件得到的损耗最大为 0.17dB, 实验测试中读取的插损值最差为 0.6dB, 减去所用工装的插损大约 0.3dB, 器件的净插损大约 0.3dB。之前研制的采用谐振窗滤波器的波导双工器的净插损大约为 0.6dB, 不满足指标要求 ($IL \leq 0.3\text{dB}$), 为了降低插损, 对其进行了表面镀银处理, 镀银后净插损降低到 0.3~0.35dB, 勉强达到交付要求。但本文提出的双工器在未镀银的情况下插损已经达到了指标要求, 如果进一步对其进行镀银处理, 有可能将插损降低到 0.2dB 以内。

6 结语

本文提出一种短路枝节滤波器, 以及应用这种滤波器的 Ku 双工器设计方案。它是在电感膜片滤波器的基础上将谐振腔的数量减半以达到长度减半的目的, 同时为了保证驻波和带外抑制指标不变, 在每节谐振腔的两侧都增加短路枝节, 通过软件优化这些枝节的尺寸和位置来达到理想指标。和其它种类的波导滤波器相比, 这种滤波器损耗更低, 功率容量足够大, 驻波和带外抑制指标也非常不错。采用这种滤波器的 ku 波导双工器的实测结果表明, 在不镀银的情况下, 其插损值已经可以满足一般要求。

参考文献:

- [1] 赫崇骏、韩永宁、袁乃昌、微波电路、国防科技大学出版社、1999.
- [2] 甘本祯、冯亚伯、微波技术: 微波网络元件和天线第 2 分册、西北电讯工程学院、1979.
- [3] 刘荣军、短路枝节在波导滤波器中的应用[D]、电子科技大学、2008.